XMOSでTransputing

簡単な紹介編

松井和人

matsui@mail.at-m.or.jp

XMOS開発者





Ali Dixon

Transputer開発者。 David May FRS, Bristol大学教授

That has a significant implication: "One of the things that can make it very disruptive is because it makes it unnecessary to have any standards," said XMOS co-founder and CTO, <u>Professor David May FRS</u>, Professor of Computer Science at Bristol University and the architect of the <u>Transputer</u>.

The idea to build XMOS came to me in 2000-2001", said May. "My view in 2000 was that the development of state of the art ASIC was going to get more difficult as costs were going up It was impossible to raise money at that time and I shelved the idea. In 2003-4 a bright student came to my office asking for an interesting project and I took this out of my drawer and said: 'Try this.'"

XMOS Semiconductor



UKの会社 Bristolに拠点を置く。



https://www.xmos.com/





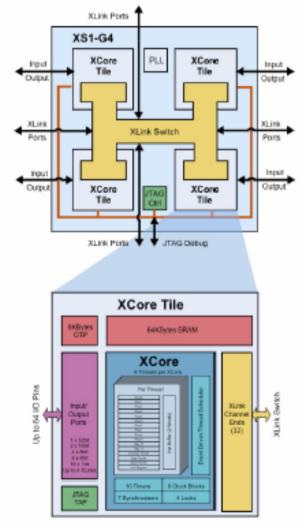
http://www.xlinkers.org/

Software Defined Silicon

- 通常のシリコン設計方法は、HDL(Verilog,VHDL)で回路設計 シミュレーション 配置配線 アプリケーション
- XMOSのコード コンパイル ダウンロード 実行
- 大幅な開発期間の短縮

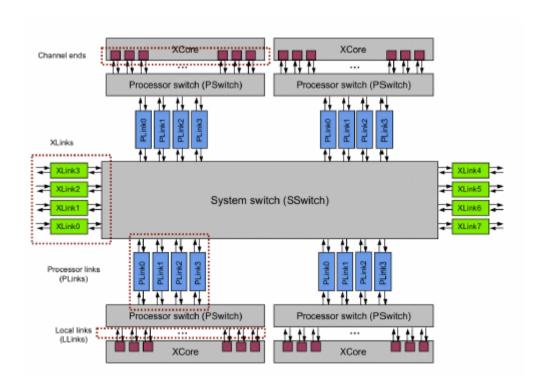
	XMOS SDS	FPGA	ASIC
Design Entry	C/C++/XC (benavioural)	Verilog/VHDL (HW descriptions)	
"Compile" Times	Seconds	Hours	Days
Design Changes	Recompile single source	Repeat chip level P&R, timing closure and verification	
IP Migration	Rapid retarget	Often redesign to new rules & specs	
"Program" Data	~few Kbytes	~megabits	0
Achieving necessary Performance	Thread scheduler ensures guaranteed performance of function	Hand-fitting and low-level manipulation of the silicon and the design tools. Subsequent design changes can force repeating the hand-fitting process	

Xcoreの構造



Xcoreには4つのTileと各Tile間を相互接続するための通信リンク(Xlink)が内臓されている。

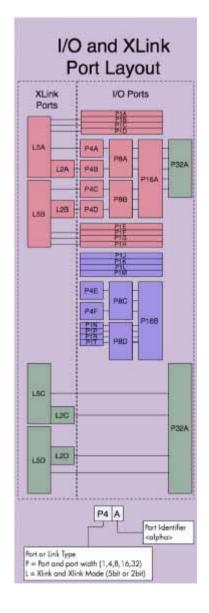
XLink



Xcoreはクロスバ・スイッチで相互接続されており、拡張する事ができる。

Xcoreの特徴

- 32ビットRISCプロセッサ、400MHzで動作
- 4つのXcoreはXlinkスイッチで相互接続されている。
- スレッド・スケジューラ回路(最大8本のスレッドX4タイル=32本)
- スケジューラ回路はスレッドをラウンドロビン方式でコアに割り当て、時分割処理をする。
- スケジューラ回路はイベント駆動型
- タイマー(10ns)、クロック生成回路
- 入出力のタイミングは10ns
- スレッド間の同期/ロック機構の装備
- XcoreとI/Oピンとのインターフェース回路
- XCで開発したソフトウェアを格納するOTP(On-Time Programmable)メモリ
- Xlinkチャネル(32チャンネル)によるTileとの接続とXlinkの拡張
- 1個のタイルは400MIPS、4個のタイルで1600MIPS
- I/O拡張ピン(最大64本)
- 各XcoreはTileあたり64KbyteのSRAM(1 cycle)を内蔵



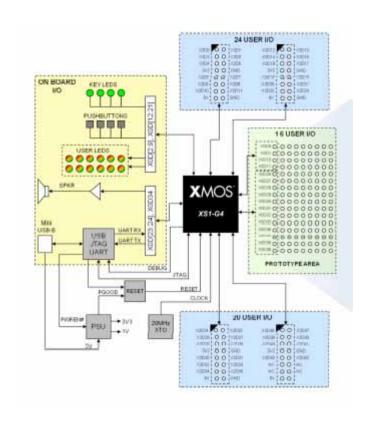
1/0ポート

- 1bit port pin
- 4bit port pin
- 8bit port pin
- 16bit port pin
- 32bit port pin
- SerDes
- Sync
- Timed I/O

```
#include <xs1.h>
out port led = XS1_PORT_1F;
...
int main () {
...
}
```

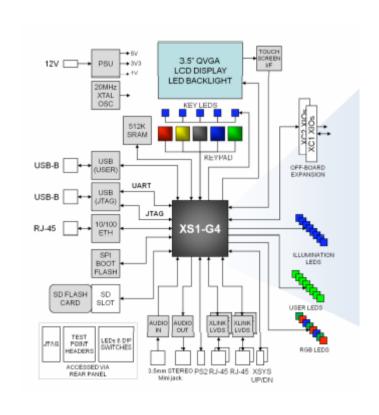
ポート変数ledはヘッダファイルxs1.hで 初期化され、1Fは名前がFでピン幅が 1bitである事を示す。

XC-1 Development Card Block Diagram





XDK HARDWARE BLOCK DIAGRAM





プログラミング言語XCの特徴

- XCはC--のプログラミング言語でoccamの影響を受けている
- ・チャネル
 - 入力:>(?)
 - 出力 <: (!)
- ポート (port)
- タイマー (timer)
- par (PAR)
- switch (ALT)
- PriorityはXCでは装備していない。必要が無い。
- リプリケータ(Replicator)も無い
- 従ってプログラミングは非常に簡単!!
- しかし、Kent大学はXMOS用のoccamコンパイラを開発中

I/O port の制御

- 断定的入力(Predicated Input)
 - 入力操作の前に入力ポートの条件が評価される
- 時間的入出力(Timed Input/Output)
- 時間の記録(Timestamp)
- クロックに同期(Clocked I/O)
- SerDes(SERializer/DESerializer)
 - シリアル、パラレルの相互変換

断定的入力(Predicated Input)

```
in port p;
int data;
P when pinseq(1) :> data
```

入力ポートPが1(high)になる迄待たされ、 1(high)になるとポートpからデータが入力される。

時間の記録(Timestamp)

```
out port p = XS1_PORT_1E;
unsigned timestamp;
p <: 1 @ timestamp;</pre>
```

@演算子は時間の記録をする。 ポートpに値1を出力し、その時の時間を timestampに記録する。

時間的入出力(Timed Input/Output)

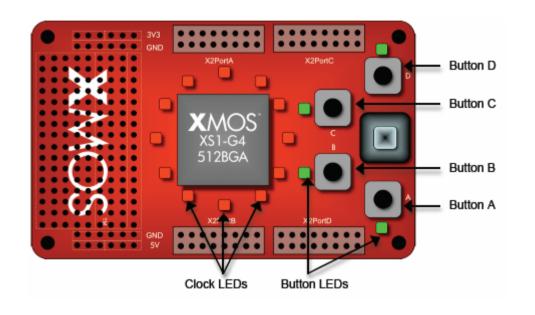
```
port @ time <: value; -- 出力
port :> value @ timestamp; -- 入力
```

ここでtime, timestamp値は予め与えられている。

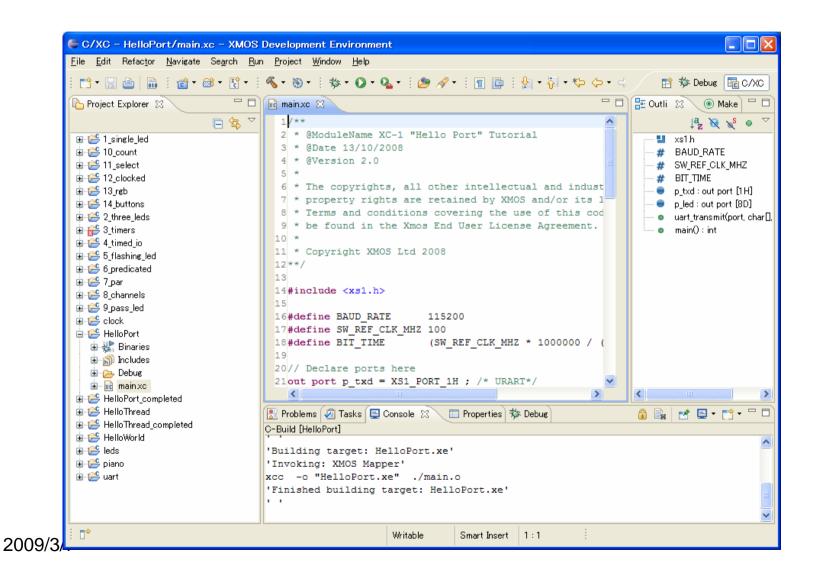
クロックに同期(Clocked I/O)

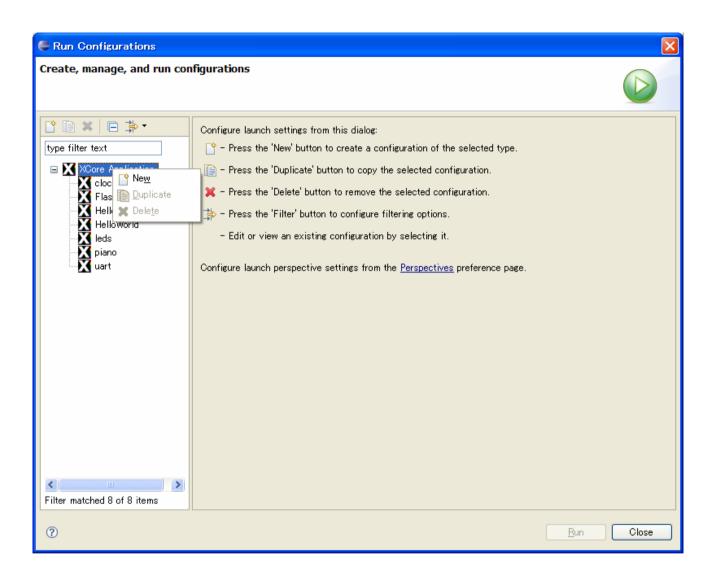
```
out port p = AS1_PORT_1A;
clock clk = XS1_CLKBLK_1;
configure_clock_ref(clk, 255)
configure_port_clock(p, clk)
```

出力ポートは分周された(8bit)クロックに同期する事ができる。

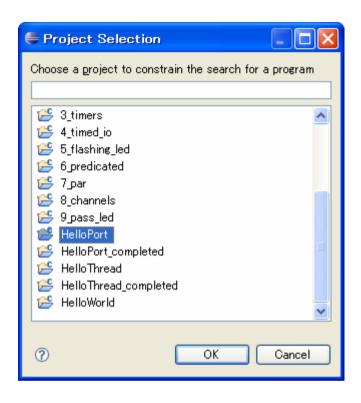


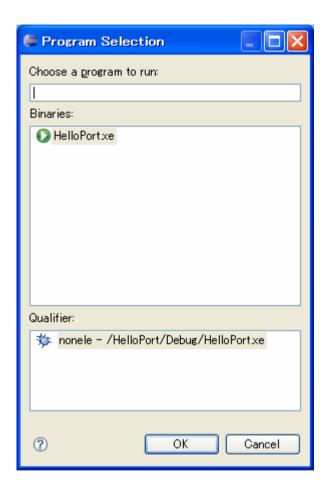
XMOS開発環境



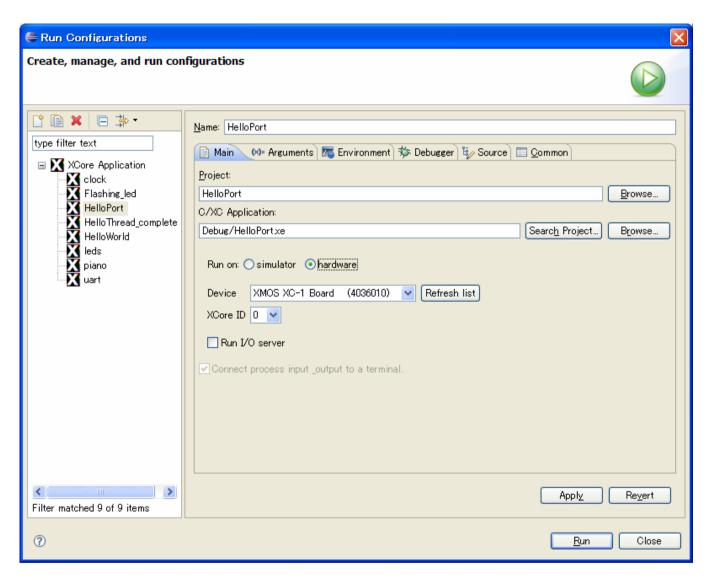


Run -> Run Configurations





OKをクリック



Run on をhardwareにしてApplyでNewNameがHelloPortに決まり、その後RunをクリックすればXC-1上にコードがダウンロードされる。



LEDの点滅が見られる